دانشکده مهندسی

گروه برق

پایان‌نامه کارشناسی

گرایش: الکترونیک

عنوان :

طراحی وساخت تقسیم کننده اعشاری فرکانس قابل برنامه ریزی برای سنتز کننده های فرکانسی

استاد راهنما: دکتر طوفان

نگارش: مرادلو روح اله

آذر 90

چکیده

امروزه در جهان نیاز به شبکه بی سیم با رشد روز افزونی مواجه است ، از کامپیوترهای لپ تاپ تا گوشی های تلفن همراه و هر وسیله الکترونیکی در نهایت به یک شبکه بی سیم وصل خواهد شد . همچنین بازار روبه رشد در مخابرات بی سیم موجب توسعه گیرنده های کاملا مجتمع با استفاده از تکنولوژی ارزان CMOS شده است . سنتز کننده های فرکانسی به عنوان یک بخش ضروری از بلوک های ساختاری فرستنده – گیرنده بی سیم ، فرکانس حامل قابل برنامه ریزی را برای ارسال و دریافت سیگنال تامین و در بیشتر موارد قسمت اعظم توان مصرفی کل را تلف می کنند . در این پایان نامه قسمت عمده ای از سنتز کننده های فرکانسی تحت عنوان طراحی و ساخت تقسیم کننده اعشاری فرکانس قابل برنامه ریزی بیان می گردد. در این پایان نامه ابتدا شرح مختصری در رابطه با سنتز کننده ها بیان شده و سپس در فصل بعدی طراحی تقسیم کننده های دیجیتالی با استفاده از شمارنده ها بیان می گردد و در ادامه انواع شمارنده ها جهت طراحی تقسیم کننده ها بیان شده و سپس تقسیم کننده های برنامه پذیر که قابلیت تقسیم بر هر عدد صحیح را دارند بیان می گردد و در نهایت تقسیم کننده های اعشاری فرکانس قابل برنامه ریزی که قابل پیاده سازی با استفاده از شمارنده های قابل برنامه ریزی است مطرح می گردد.

فهرست تفصیلی

عنوان — صفحه

۱- **فصل اول : مقدمه ای بر سنتز کننده های فرکانسی و کاربرد آن** ۱

مقدمه ۲

۱-۱- سنتز کننده فرکانس به عنوان بخشی ازفرستنده- گیرنده ۵

۱-۱-۱- فرستنده ٦

۱-۱-۲- گیرنده ٦

۱-۲- تکنیک های سنتز فرکانس ٦

۱-۲-۱- سنتز کننده آنالوگ مستقیم ۷

۱-۲-۲- سنتز کننده دیجیتال مستقیم ۷

۱-۲-۳- سنتز غیر مستقیم با استفاده از حلقه قفل فاز ۸

۱-۲-٤- سنتز کننده براساس ساختار هیبرید ۹

۱-۳- سنتز کننده های فرکانس برای کاربرد های مخابرات موبایل ۱۰

۱-۳-۱- معماری سنتز کننده های N- صحیح ۱۱

۱-۳-۲- معماری سنتز کننده های N- کسری ۱۲

۲- **فصل دوم : مروری بر فلیپ فلاپ ها** ۱٤

مقدمه ۱۵

۲-۱- فلیپ فلاپ ها ۱٦

۲-۱-۱- فلیپ فلاپ RS ۱٦

۲-۱-۲- فلیپ فلاپ RS ساعتی ۱۸

۲-۱-۳- فلیپ فلاپ JK ۱۹

۲-۱-٤- فلیپ فلاپ D ۲۰

۲-۱-٥- فلیپ فلاپ T ۲۱

۳- فصل سوم : مروری بر شمارنده ها ۲۳

مقدمه ۲٤

۳-۱ شمارنده های آسنکرون ۲٤

۳-۲ شمارنده های سنکرون ۲۷

۳-۳ شمارنده های باینری و حلقوی ۲۸

٤- فصل چهارم : تقسیم کننده های برنامه پذیر ۳۲

مقدمه ۳۳

٤-۱ تقسیم کننده های صحیح برنامه پذیر ۳۳

٤-۱-۱ تقسیم کننده های آسنکرون قابل باز نشانی ۳۳

٤-۱-۲ Pulse Swallowing ۳٤

٤-۱-۳ سری کردن پیش تقسیم کننده های دو ضریبی ۳٦

٤-۲ تقسیم کننده های اعشاری برنامه پذیرطراحی شده ۳۸

فهرست منابع و مآخذ ٤۷

۱- فصل اول :

مقدمه ای بر سنتز کننده های فرکانسی و کاربرد آن

مقدمه

با رشد روز افزون صنعت مخابرات بی سیم ، تحقیقات در رابطه با معماری ها و مدارات مخابراتی مورد توجه زیادی قرار گرفت . مباحث اصلی در این رابطه ، طراحی هایی با قیمت پایین ، ولتاژ پایین ، توان پایین ، و در عین حال با کارایی بالا باشد[۳]. تکنولوژی سیلیکن این امکان را به ما می دهد تا توابع پیچیده دیجیتال را با بخش فرکانس بالا (RF [1]) یکی کنیم و بعلت حجم زیاد ، به قیمت های پایین تری برسیم .

در اوایل دهه ۱۹۹۰، سیستم های سلولار باعث پیشرفت و تکامل این تکنولوژی شده است . تولیدات بیشتر این تلفن های سلولی نه فقط امکان مخابره صدا ، بلکه امکان ارسال پیام ، تصویر و ویدئو را فراهم کرده است . بعد از آن تعدادی تکنولوژی بی سیمی پدیدار شد ، که بطور کامل جزء سیستم های مخابرات نبودند . بعنوان مثال شبکه های محلی (WLAN[2])، شبکه های سنسور ، USB بی سیم و رادارهای محرک می باشد [۲] .

در جدول ۱-۱ مشخصات گوناگونی از استاندارد های مخابراتی رایج خلاصه شده است . گرچه نوع فرمت های مدولاسیون و روش های دستیابی استاندارد های مختلف باهم متفاوت هستند ولی ساختار اساسی یک فرستنده – گیرنده نوعی در شکل ۱-۱ نشان داده شده است . در هر دو شاخه ی دریافت و ارسال ، تبدیل فرکانس برای جابجایی سیگنال از باند RF به باند پایه و بالعکس صورت می گیرد . بالابردن فرکانس یا پایین آوردن فرکانس می تواند در یکی و یا دو مرحله انجام پذیرد و مراحل تقویت و فیلترکردن بطور متفاوت در میان این زنجیره توزیع شود .

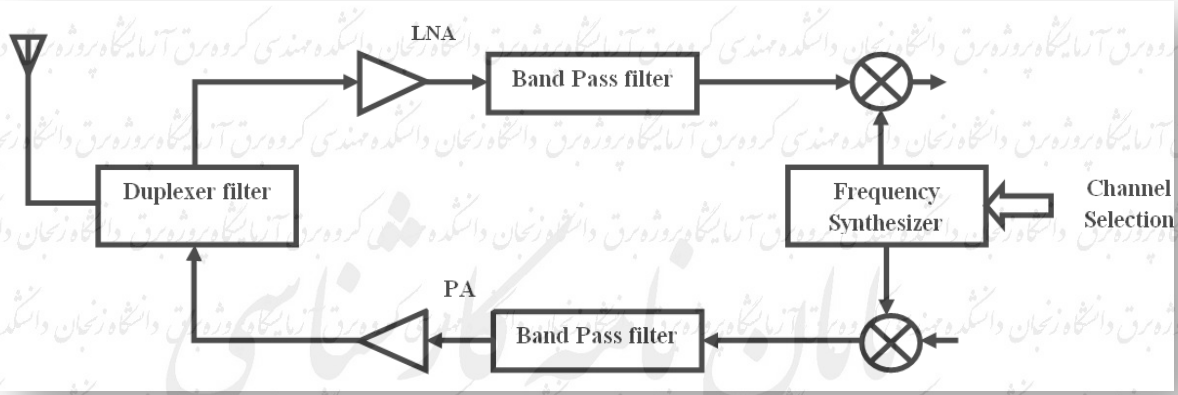
[1] Radio Frequency

[2] Wireless Local Area Network

جدول ۱-۱ مشخصات برخی از استاندارد های مخابراتی

Standard	RX band (MHZ)	TX band (MHZ)	Channel spacing	Multiple access(KHZ)	Modulation
GSM	۹۲۵ - ۹۶۰	۸۸۰ - ۹۱۵	۲۰۰	TDMA/FDMA	GMSK
DCS	۱۸۰۵ - ۱۸۸۰	۱۷۱۰ - ۱۷۸۵	۲۰۰	TDMA/FDMA	GMSK
IS-۹۵	۸۶۹ - ۸۹۴	۸۲۴ - ۸۴۹	۱۲۵۰	CDMA/FDMA	QPSK / OQPSK
IS-۵۴	۸۶۹ - ۸۹۴	۸۲۴ - ۸۴۹	۳۰	TDMA/FDMA	$\pi/4$-DDQPSK
IS-۱۳۶	۱۹۳۰ - ۱۹۹۰	۱۸۵۰ - ۱۹۱۰	۳۰	TDMA/FDMA	$\pi/4$-DDQPSK
UMTS	۲۱۱۰ - ۲۱۷۰	۱۹۲۰ - ۱۹۸۰	۵۰۰۰	W-CDMA	QPSK
Bluetooth	۲۴۰۰ - ۲۴۸۳,۵		۱۰۰۰	TDMA/FDMA	GFSK
۸۰۲,۱۱a	۲۱۸۰ - ۵۳۲۰ , ۵۷۴۵ - ۵۸۰۵		۲۰۰۰۰	TDMA/FDMA	OFDMA
۸۰۲,۱۱b	۲۴۰۰ – ۲۴۸۳.۵		۲۰۰۰۰	CSMA	DSSS – CCK

در واقع هر کدام از معماریها انتخاب شود ، هسته اصلی این عملیات ها ، ضرب یک سیگنال پیام یا RF با سیگنال سینوسی تولید شده توسط یک اسیلاتور محلی (LO) می باشد . بنابراین این طبقه یکی از عناصر کلیدی هر فرستنده – گیرنده می باشد .



شکل ۱-۱ ساختار یک فرستنده – گیرنده نوعی

در جدول ۱-۱ اطلاعاتی در مورد کانال های مزاحم مختلف ، تداخل های بزرگ ، اثرات داپلر و محوشدگی چندین مسیر نشان داده نشده است . این اثرات روی کارایی سیستم فرستنده – گیرنده باعث اعمال نیازمندیهایی می شود . به عنوان مثال حساسیت یک گیرنده GSM تقریبا ۱۰۲ dbm– می باشد . از سوی دیگر بزرگترین تداخل که این سیستم از آن رنج می برد o dbm می باشد چنین بر می آید که گیرنده GSM باید قادر باشد تا یک سیگنال ضعیف را حتی با وجود یک تداخلی که توان آن دهها مرتبه بزرگتر است را آشکار کند .

برای رسیدن به یک کارایی بالا ، معماری فرستنده -گیرنده باید با توجه به مشخصات استاندارد مخابراتی و طراحی بلوک های سازنده باید به دقت انتخاب شود . اسیلاتور محلی باید قادر باشد یک طیف خاصی را تولید کند ، که کیفیت سیگنال دریافتی را حفظ کند و همچنین باید قادر باشد تا فرکانسش را برای انتخاب کانال های مختلف گیرنده تغییر دهد . برای این دلیل ، اسیلاتور محلی در عمل یک سنتز کننده فرکانس یا یک مداری است که قادر به تولید شکل موج های هارمونیکی در فرکانس معین می باشد . چنین پیاده سازی

هایی برای این طبقه وجود دارد ، که حلقه های قفل فاز (PLL[1]) یکی از نمونه های رایج این پیاده سازی ها می باشد .

۱-۱ سنتز کننده فرکانس به عنوان بخشی از فرستنده – گیرنده

طراحی یک سنتز کننده یکی از کارهای مشکل در سیستمهای فرکانس بالا می باشد . زیرا یک سنتز کننده باید دارای قیمت ارزان ، توان پایین و ولتاژ پایین باشد و همچنین دارای نویز فاز و سرعت سوئچینگ خوبی باشد . عموما سنتز کننده ها را بر اساس معیار های زیر مقایسه می کنند :

- **عملکرد نویز فاز** : مثل هر مدار آنالوگ ، اسیلاتورها هم حساس به نویز هستند ، که باعث اثرات مضری در کارایی فرستنده – گیرنده می شود .
- **عملکرد spur :** مولفه های فرکانسی ناخواسته ای که در طیف خروجی اسیلاتور مشاهده می شود .
- **سرعت سوئیچ زنی** : سرعت سوئیچ زنی در سیستم های مخابراتی پیشرفته بسیار مهم می باشد . هنگامی که سیستم ، فرکانس را سوئیچ می کند برای عملکرد درست لازم است سنتز کننده دارای سوئیچینگ بالا و پایدار ی فرکانسی باشد .
- **پهنای باند تنظیم** : گستره تنظیم باید به اندازه کافی گسترده باشد تا باند عملیاتی را بپوشاند ، و یک حاشیه اضافی برای تغییرات ولتاژ و دما نیز محاسبه شود .
- **مصرف توان پایین** : مقدار توانی که یک سیستم مصرف می کند بعنوان مثال باتری موجود در موبایل
- **اندازه** : اندازه یکی از پارامترهای مهم در تولید انبوه محصول می باشد .

[1] Phase Loop Lock

۱-۱-۱- فرستنده

یک سنتز کننده فرکانسی بعنوان یک اسیلاتور محلی در فرستنده برای انتقال فرکانس از باند پایه به RF استفاده می شود .

۱-۱-۲ گیرنده

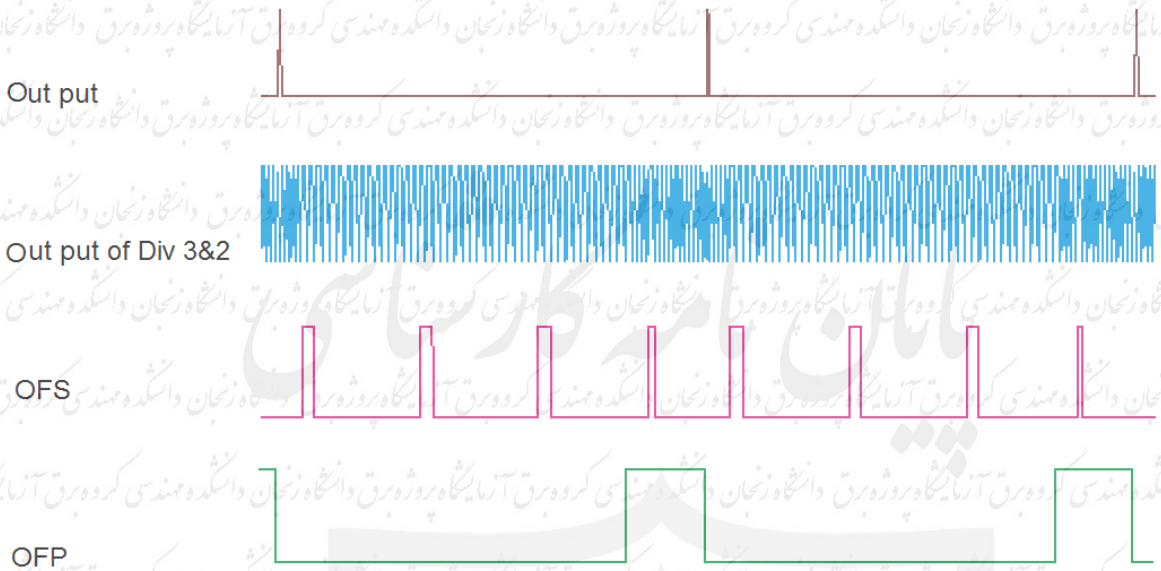
یک سنتز کننده به عنوان یک **LO** در یک گیرنده بمنظور تبدیل فرکانس و انتخاب کانال بکار گرفته می شود .

۱-۲ تکنیک های سنتز فرکانس

چهار تکنیک مرسوم برای سنتز فرکانس وجود دارد که عبارتند از :

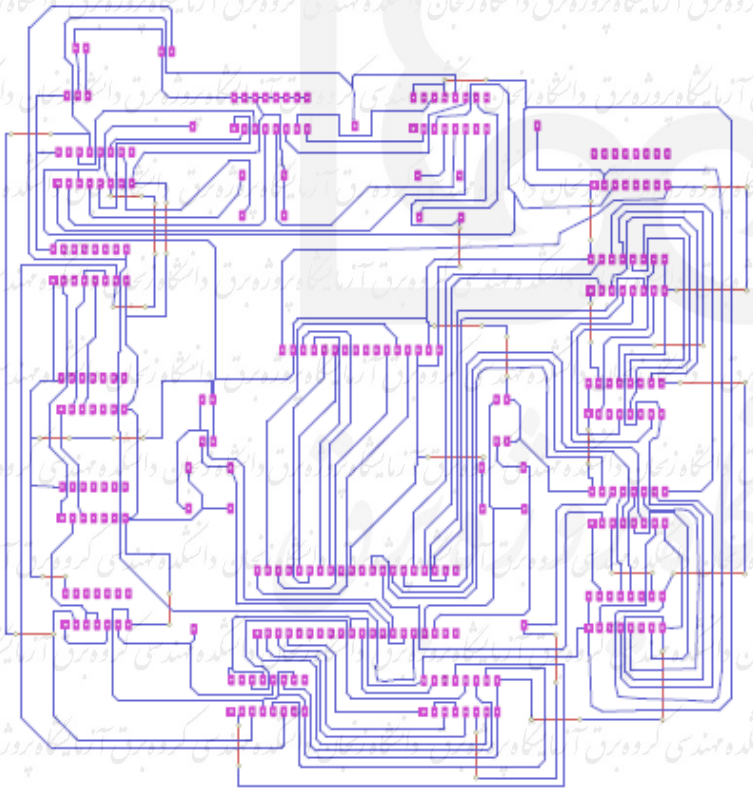
- **آنالوگ مستقیم**
- **دیجیتال مستقیم**
- **غیر مستقیم یا حلقه قفل فاز**
- **هیبرید : هر ترکیبی از سه روش بالا**

هر یک از این روشها دارای مزایا و معایبی می باشند که بسته به کاربرد یکی از آنها را می توان انتخاب کرد .

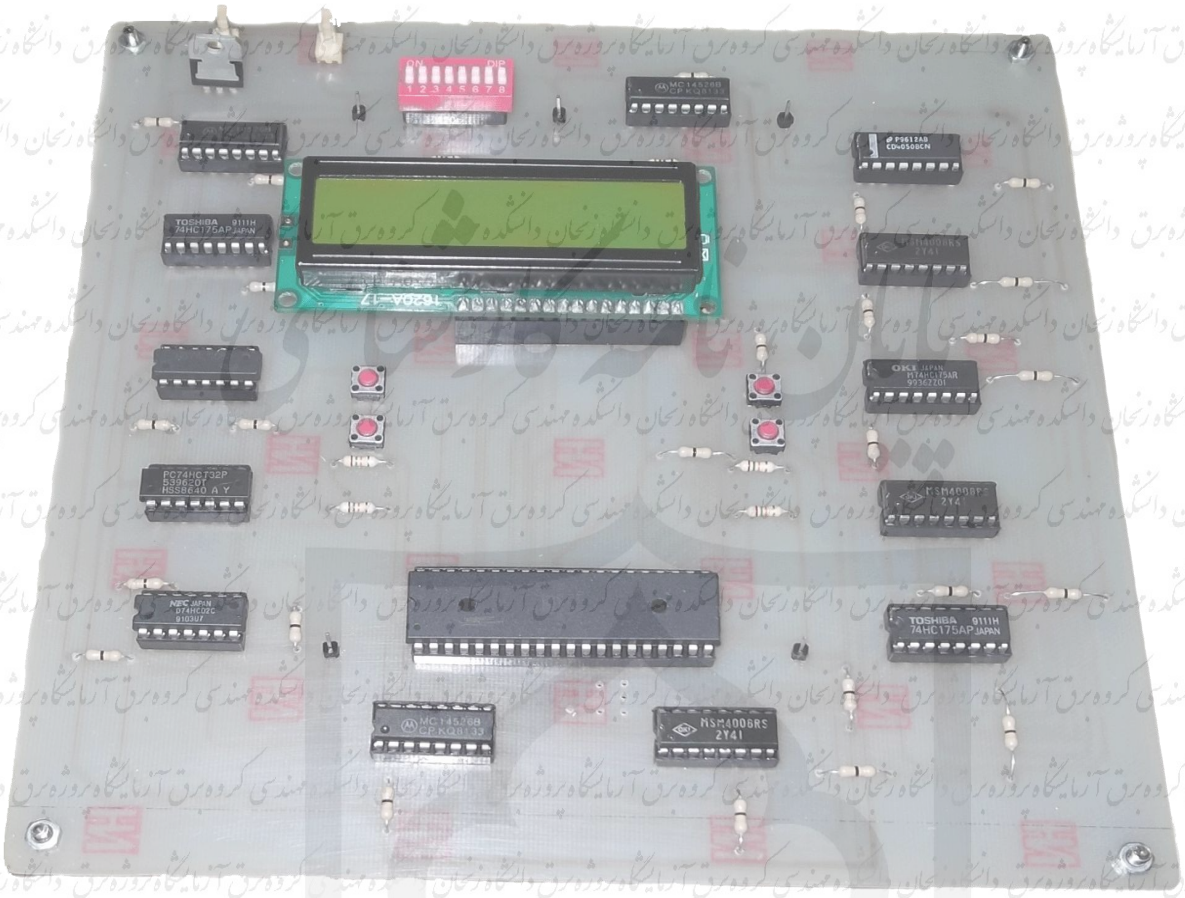


شکل ٤-١١ شمای خروجی های تقسیم بر ٨.٣

در شکل های٤-١٢و٤-١٣ می توان شمای کلی از PCB مدار طراحی شده و شکل مدار ساخته شده را مشاهده نمود.



شکل ٤-١٢شمای مدار چاپی



شکل ٤-١٣ شمای مدار ساخته شده

فهرست منابع و مآخذ

[۱] B.Razavi , “RF Microelectronics”, New York, NY:Prentice-Hall, ۱۹۹۷.

Gosselin c . and St-Pierre E. “Development and experimentation of a fast ۳-dof orienting device.” Int. J . of Robotics Research

[۲] R.B. Steszewski and P.T.Balsara. “ All digital frequency synthesizer in deep – submicron CMOS ‘, Published by John Wiley & Sons, ۲۰۰۶

[۳] A.Hajimiri , T.H.Lee, “The design of low noise oscillators”, Kluwer, ۱۹۹۹

[۴] W.F.Egan, “ Frequency Synthesis by phase lock, Wiley “, New York, ۲۰۰۰

[۵] U.L.Rohde , “ Digital Pll frequency synthesizer” , prentice – Hall, ۱۹۹۳

[۶] B.Razavi, “Design of Analog CMOS Integrated Circuits” , New York, NY : McGraw- Hill, ۲۰۰۰